

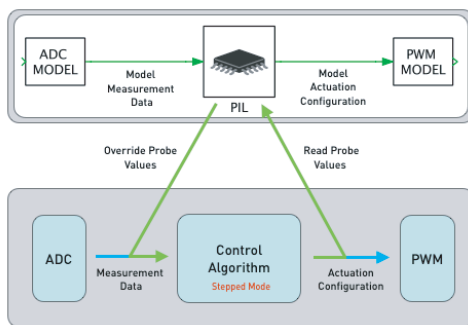
PLECS PIL

PLECS PILパッケージは、プロセッサインザループ(Processor-In-the-Loop: PIL)シミュレーションの完全なソリューションです。

Why PIL?

エンジニアは組み込み制御アルゴリズムを開発する場合、多くの場合、回路シミュレータ内でコードを実行してコードをテストしたいと考えています。

PLECS PILパッケージを使用すると、実在するハードウェアで実際のコードを実行することでこれを行うことができます。組み込みコードには、通常動作とPILモード間の動的遷移を可能にする読み取りプローブとオーバーライドプローブが装備されています。



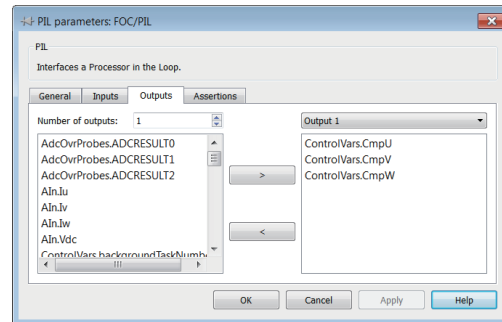
PILモードでは物理センサからの値を読み取る代わりに、シミュレーションツールによって計算された値が組み込みアルゴリズムへの入力として使用されます。同様に、プロセッサ上で実行される制御アルゴリズムの出力は、シミュレーションにフィードバックされ、仮想環境で動作します。

PLECS PILでは以下のことが行えます:

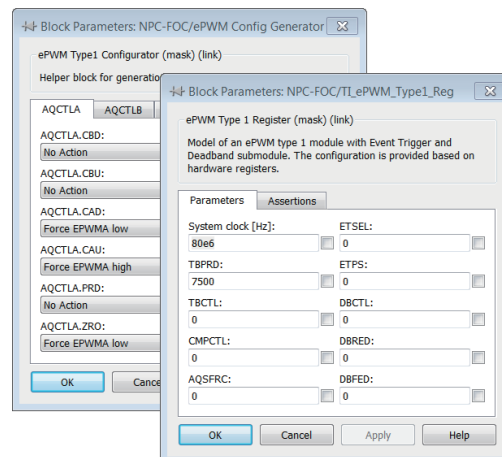
- ▶ MCU以外のハードウェアを必要とせずに、実際のコードを開発してテストします。
- ▶ オーバーフロー状態やキャストエラーなど、プラットフォーム固有のソフトウェアの欠陥を明らかにします。
- ▶ ジッタやリソースの破損など、制御アルゴリズムのマルチスレッド実行に関連する、潜在的な問題を検出して分析します。
- ▶ ユニットテストコードモジュール。
- ▶ ADCからPWMまでのソフトウェアを照合および検証します。

PIL Component Library

PLECS PILパッケージには、シミュレーションモデルと組み込みプロセッサ間のインターフェースとして機能する特別なPILブロックが含まれています。



組み込みコードの変数をバイナリファイルから自動的に抽出し、入力ポートと出力ポートを介して使用できるようにします。また、ADC、PWM、キャプチャモジュールなどの高度なMCUペリフェラルの動作を正確にモデル化するための忠実度の高いペリフェラルブロックのコレクションも含まれています。



Embedded Framework

PILフレームワークライブラリとデモアプリケーションにより、PILをプロジェクトに簡単に統合できます。

プロセッサと回路シミュレータを効率的にリンクするために、フレームワークライブラリとPLECSによって複数の通信インターフェースがサポートされています。